

A

Instrucciones generales para la realización de este examen

La respuesta debe escribirse en el hueco existente a continuación de cada pregunta **con letra clara**.

Hay preguntas de valor 0,25 puntos y preguntas de valor 0,5 puntos. Las preguntas de valor 0,25 se distinguen por un cuadro de respuesta de simple línea y se puntúan como 0 ó 0,25, dependiendo de la respuesta. Las preguntas de valor 0,50 puntos se distinguen por un cuadro de respuesta de doble línea y se puntúan como 0, 0,25 ó 0,50, dependiendo de la respuesta. Cada respuesta incorrecta, ilegible o vacía no suma ni resta.

Se dispone de un computador cuyas direcciones virtuales son de 32 bits mientras que las direcciones físicas son de 20 bits. Se sabe, también, que el tamaño de una página virtual es 4 KB y que cada dirección representa un byte. Para implementar el sistema de traducción de direcciones virtuales a físicas utiliza una tabla de páginas de un solo nivel. Cada ETP contiene una serie de campos:

- Marco/Desplaz.: Indica el marco de memoria física asociado a la página virtual. Desplaz. X representa un desplazamiento X en el disco e INVÁLIDO una página sin almacenamiento asignado.
- L=1/E=0: Página virtual de sólo lectura o lectura y escritura.
- U=1/S=0: Nivel de privilegio de acceso de usuario o supervisor.
- P: Bit de presencia.

Se pide rellenar los huecos que se corresponden con entradas en la tabla de páginas para las siguientes direcciones virtuales:

— Variable de un programa de usuario ubicada en la dirección virtual 3FA79B30h y cuya dirección física asociada es 7AB30h.

Página Virtual	Marco/Desplaz.	L/E	U/S	P
3FA79h	7Ah	0	1	1

— Instrucción del S.O. ubicada en la dirección virtual B502C785h y cuya página virtual se encuentra en el desplazamiento Y en el disco.

Página Virtual	Marco/Desplaz.	L/E	U/S	P
B502Ch	Desplaz. Yh	1	0	0

— Dato en la pila de un programa de usuario en la dirección virtual 78F60901h y cuya dirección física asociada es FC901h.

Página Virtual	Marco/Desplaz.	L/E	U/S	P
78F60h	FCh	0	1	1

— Entrada en la tabla de páginas de una tarea de usuario ubicada en la dirección C023009Bh y con dirección física asociada 16BF3h.

Página Virtual	Marco/Desplaz.	L/E	U/S	P
C0230h	16h	1	0	1

En una de las sesiones prácticas de la asignatura se trabajó con un programa que proporcionaba la siguiente información en un PC con un sistema operativo Windows:

```

(1)Dir. virtual = 00605020h
(2)Pag. virtual = ??????h
(3)Dir. fisica = ????????h
(4)Contenido = 12345678h
-----
(5)Dir. virtual de ETP = ????????h
(6)Dir. fisica de ETP = ????????h
(7)Contenido de ETP = B80A0067h
-----
(8)Dir. virtual de EDP = ????????h
(9)Dir. fisica de EDP = ????????h
(10)Contenido de EDP = 039F0067h
-----

```

- La dirección virtual, la página virtual, la dirección física y el contenido de una variable del programa.
- La dirección virtual, dirección física y contenido de la entrada en la tabla de páginas (ETP) asociada a la página virtual de la variable.
- La dirección virtual, dirección física y contenido de la entrada en el directorio de páginas (EDP) asociada a la página virtual de la variable.

En el cuadro se muestra el resultado de una ejecución de dicho programa, donde se han ocultado algunos resultados usando símbolos ???. La razón es que estos resultados pueden deducirse a partir de otros mostrados.

Se recuerdan además las expresiones que proporcionan las direcciones virtuales de la ETP y de la EDP asociadas a una página virtual.

Dir. virtual ETP = C0000000h + Pag. Virtual x 4

Dir. virtual EDP = C0300000h + IDP x 4

Donde IDP es el índice en el directorio de páginas.

A

A partir de la información anterior y suponiendo que todas las páginas son de tamaño 4Kbytes, debes responder a las siguientes preguntas:

— Dirección física de la variable.

B80A0020h

— Rango de direcciones virtuales que ocupa la EDP asociada a la variable.

C0300004h – C0300007h

— ¿A partir de qué dirección física se ubicaría la ETP asociada a la variable?

039F0814h

— Rango de direcciones virtuales que ocupa la tabla de páginas asociada a la ETP de la variable.

C0001000h – C0001FFFh

CONTENIDO REGISTROS	DIRECCIÓN BASE ALMACENADA EN:
EAX = 00000034h	REGISTRO SOMBRA DE CS = 001AD000h
EBX = 00000032h	REGISTRO SOMBRA DE DS = 56FB9000h
ECX = 00000BC0h	REGISTRO SOMBRA DE FS = 6098A000h
ESP = 000000F3h	REGISTRO SOMBRA DE SS = B987C000h
EIP = 00000025h	REGISTRO SOMBRA DE ES = CFD45000h

Tabla 1

Se dispone de una CPU en la que la ejecución se divide en dos etapas de la misma duración:

1. Búsqueda del código de instrucción.
2. Ejecución propiamente dicha.

Esta CPU se conecta a una memoria caché dividida en código y datos. Además, se sabe que la frecuencia de reloj es de 500MHz. Suponiendo que para la ejecución del siguiente fragmento de código emplea 21 ciclos de reloj en modo segmentado, se pide:

```
MOVH R0, 74h
MOVL R0, 0
XOR R1, R1, R1
MOV [R0], R1
MOV [R1], R0
ADD R2, R2, R1
```

— Número máximo teórico de instrucciones por segundo en modo segmentado.

166,67 millones inst./s.

— Número de ciclos que se emplearían para la ejecución del mismo código si la CPU estuviera conectada a una caché unificada.

27 ciclos

En un momento dado, una CPU basada en la arquitectura IA-32 muestra el contenido de los registros que se indican en la tabla 1.

Si, se pretende ejecutar secuencialmente las instrucciones siguientes (es decir, son consecutivas en memoria), indica qué rangos de direcciones serán accedidas en cada instrucción. Recuerda que por cada instrucción pueden ser necesarios 2 accesos a memoria y supón que el código de una instrucción es de 32 bits.

— MOV EAX, [EBX]

Búsq.: **CS:EIP = 001AD025h – 001AD028h**

Ejec.: **DS:EBX = 56FB9032h – 56FB9035h**

— POP ECX

Busq.: **CS:EIP = 001AD029h – 001AD02Ch**

Ejec.: **SS:ESP = B987C0F3h – B987C0F6h**

— Indica cual o cuales de las siguientes afirmaciones son CIERTAS. Contesta “Ninguna” si crees que ninguna lo es.

- A) La protección de memoria en la arquitectura IA-32 empleando el modelo de memoria plano se consigue con la segmentación.
- B) En el modelo de memoria de la arquitectura IA-32, se puede utilizar tanto segmentación como paginación, si bien ésta última se puede desactivar.
- C) El valor del campo IOPL en la arquitectura IA-32, establece el privilegio de acceso al espacio de direcciones de E/S.
- D) En la arquitectura IA-32 el nivel de privilegio de ejecución viene dado por el campo RPL de los registros de segmento, llamado CPL en el caso de registro CS.
- E) Cuando se usa el modelo de memoria plano sobre la arquitectura IA-32, se emplean cuatro niveles de privilegio.

B, C y D

Una CPU segmentada en dos etapas se conecta a una cache dividida para código y datos, **cada una de ellas** con las siguientes características:

- Correspondencia directa.
- 16 bloques de memoria principal se pueden cachear sobre el mismo bloque de memoria cache.
- El tamaño de bloque es de 16 palabras.

- Cada memoria cache tiene un tamaño de 256 palabras.

— ¿Cuál es el número de direcciones diferentes que componen el espacio de direcciones de memoria?

$2^{12} = 4096$ direcciones

	Dir.	L/E	C/D		Dir.	L/E	C/D
1	105h	L	C	9	635h	L	D
2	10Ah	L	C	10	636h	L	D
3	110h	L	C	11	212h	L	C
4	502h	E	D	12	10Bh	L	C
5	223h	L	C	13	10Ch	L	C
6	620h	E	D	14	503h	E	D
7	206h	L	C	15	704h	E	D
8	207h	L	C	16	111h	L	C

Tabla 2

En la tabla 2 se muestra la traza del programa que vamos a ejecutar sobre dicha CPU segmentada. Para cada acceso a memoria se refleja su dirección, si el acceso es de lectura o escritura (L/E) y si el acceso es a código (C) o datos (D).

Para mayor claridad, los accesos a código están sombreados.

— ¿Qué tasa de fallos tiene el programa anterior?

$11/16 = 68,75\%$

Las memorias cache se utilizan como el nivel más rápido de la jerarquía de memoria. Para ello, almacenan una copia de los datos que, por el principio de localidad de los programas, tengan mayor probabilidad de ser accedidos. ¿Qué formas conoces para mantener la coherencia entre los datos que se almacenan en la memoria cache y en la memoria principal? ¿En qué consisten?

Existen dos:

Marcar una zona del E.D. de memoria como no cacheable: Se utiliza con interfaces que se mapean en memoria.

Espionaje de bus: Se utiliza para dispositivos que accedan a memoria utilizando DMA y consiste en observar las líneas de escritura, lectura y direcciones de la memoria principal para averiguar cuándo se puede producir una incoherencia.

A

Se dispone de una memoria principal con las siguientes características:

- Número total de bloques en el E.D. de memoria: 256.
- Tamaño de la dirección: 10 bits.

— ¿Cuál es el número de palabras por bloque para esta configuración?

4 palabras / bloque

Si se le conecta una cache de 64 palabras de tamaño, especifica los campos en que se divide la dirección física para cada uno de los siguientes supuestos:

— Correspondencia directa.

Desplazamiento: 2 bits.

Número bloque MC: 4 bits.

Etiqueta: 4 bits.

— Correspondencia totalmente asociativa.

Desplazamiento: 2 bits.

Etiqueta: 8 bits.

— Correspondencia asociativa por conjuntos de 2 vías.

Desplazamiento: 2 bits.

Número conjunto: 3 bits.

Etiqueta: 5 bits.

Un computador cuyo ancho de palabra es de 8 bits dispone de una jerarquía de memoria de dos niveles: cache (MC) y memoria principal (MP). Además, se conoce el tiempo de acceso a la memoria cache:

$$t_{MC} = 1 \text{ nanosegundo.}$$

En cuanto a la memoria principal, se sabe que funciona en base a los siguientes parámetros temporales:

- Envío de la dirección de la cache a la memoria principal: 2 nanosegundos.
- Búsqueda del dato en el dispositivo de memoria principal: 10 nanosegundos.
- Envío del dato desde la memoria principal a la cache: 4 nanosegundos.

La tasa de aciertos en el nivel de cache es:

$$A_{MC} = 95,5\%.$$

Además, se sabe que el tamaño del bloque de la memoria cache es de 128 palabras.

Para mejorar el rendimiento de este sistema de memoria se proponen dos alternativas:

A) Memoria entrelazada: utilizando un bus de datos de 32 bits y una organización en cuatro bancos, con 32 bits de datos cada uno y acceso mediante ráfagas.

B) Memoria **NO** entrelazada: con un bus de datos de 64 bits y una organización en dos bancos, sin utilizar el acceso mediante ráfagas, en el que cada banco aporta 64 bits de datos.

— ¿Cuál es el coste de un fallo de cache (expresado en nanosegundos) para la alternativa B?

Tiempo Fallo Cache de la opción B:

$$(128/8) * (2+10+4) = 256 \text{ nanosegundos}$$

— ¿Cuál es el coste de un fallo de cache y el tiempo medio de acceso a la jerarquía (ambos expresados en nanosegundos) en caso de que se elija la alternativa A?

Tiempo Fallo Cache de la opción A:

$$4*(2/4 + 10/4 + 4) + (128/4 - 4)*(10/4 + 4) = 210 \text{ ns.}$$

T. acceso medio a la jerarquía de la opción A:

$$(1 * 0.955) + (1-0.955)*T_{FC} = 10,405 \text{ ns}$$

— Indica cuál o cuáles de las siguientes afirmaciones son CIERTAS. Contesta “Ninguna” si crees que ninguna lo es.

- A) La forma de conectar los primeros periféricos al computador buscaba más la simplicidad que el rendimiento.
- B) El inconveniente de las conexiones en estrella es la existencia del concentrador como punto central en todas las transmisiones.
- C) Dentro de un bus no es posible una comunicación que involucre a más de un dispositivo actuando como maestro del bus.
- D) El concentrador de memoria recibe el nombre de “South Bridge” en la arquitectura PC.
- E) La multiplexación de líneas en un bus tiene como objetivo aumentar la velocidad de transferencia.

A, B, C

Apellidos _____

RESUELTO

Nombre _____

EXAMEN

DNI _____

Examen de Estructura de computadores. Área de Arquitectura y Tecnología de Computadores

Final Septiembre. O: 15-9-2006

Existen muchas especificaciones derivadas del primer estándar PCI. Entre ellas, está la especificación PCI-X 266 en la cual se define un dato de 64 bits y se aumenta la frecuencia de reloj hasta los 266 MHz. ¿Cuál es la transferencia máxima teórica que se consigue con esta especificación? **Responde en MB tomando un MB como 10^6 bytes.**

2128 MB/s. (2133 MB/s.)

El siguiente fragmento de programa con huecos se corresponde con una de las prácticas de E/S de la asignatura. Se trata de un ejemplo que instala un manejador para la interrupción 9h (la del teclado) bajo DOS. Este manejador debe escribir un asterisco por pantalla cada vez que se produzca dicha interrupción, empezando por la esquina superior izquierda. A continuación debe ejecutar el manejador original para no perder el control de la interfaz de comandos. Cuando se pulse la tecla Q, el manejador de interrupción debe desinstalarse, dejando el manejador original. Debes rellenar cada uno de los huecos con una o más instrucciones.

```
#include <dos.h>
```

```
int cuenta = 0;
/* Define e inicializa un puntero a la
dirección base de la interfaz de vídeo VGA
*/
char _far *p = (char _far *) 0xb8000000;

/* Define el vector de interrupción */
void (_interrupt *vector)();

/* Nuevo manejador de la interrupción */
void _interrupt manejador()
{
    /* Escribe el asterisco */
```

```
*p = '*';
```

```
cuenta++;
p = p+2;
if (cuenta == 2000)
{
    p = (char _far *) 0xb8000000;
    cuenta = 0;
}
/* Encadena con el manejador original */
_chain_intr(vector);
}
```

```
main()
```

```
{
    char car;

    /* Interfaz de vídeo VGA en modo 3 */
    _asm{
        mov ah, 3
        int 10h
    }

    /* Salva el vector de interrupción
original */
```

```
vector = _dos_getvect(0x9);
```

```
/* Instala el nuevo vector de
interrupción */
```

```
_dos_setvect(0x9, manejador);
```

```
do
{
    printf("\nPulsa q para abandonar: ");
    car = getche();
}
while (car != 'q');

/* Recupera el vector de interrupción
original */
```

```
_dos_setvect(0x9, vector);
```

```
}
```

Las especificaciones técnicas de un monitor CRT indican que para la resolución de 1024×768 , la FBV de trabajo es de 75Hz en modo no entrelazado y la FBH es de 68KHz.

— ¿Cuál es el tiempo disponible para llevar a cabo la operación de retrazo vertical? **Responder en milisegundos y con dos cifras decimales.**

Tiempo = $((1/75) - (768/68000)) = 2.04$ mseg

— ¿Cuántos transistores TFT hay en un monitor LCD de color y resolución 1280×1024 ?

$3.932.160 = (1280 \times 1024 \times 3)$

Se conocen las siguientes características de un disco duro:

- Tiempo medio de acceso a un sector: 16 milisegundos.
- Velocidad de transferencia: 1024000 bytes/seg.
- Velocidad de rotación: 5000 rpm.
- Número de bytes por sector: 512.

Para este disco se desea saber:

— ¿Cuál es el tiempo medio de búsqueda? **Responder en milisegundos.**

9,5 mseg.

Acceso = búsqueda + latencia + transferencia
 $16 = X + (60 \cdot 1000) / 10000 + (512 \cdot 1000) / 1024000$
 $X = 16 - 6 - 0.5 = 9.5$ mseg

A

— Indica cuál o cuáles de las siguientes afirmaciones son CIERTAS. Contesta “Ninguna” si crees que ninguna lo es.

- A) Cuanto menor sea el número de dominios magnéticos utilizados para almacenar un bit, mayor será la densidad de grabación que se puede obtener.
- B) En los dispositivos de almacenamiento óptico los unos se representan mediante la reflexión del haz láser, mientras que los ceros se representan por la ausencia de reflexión.
- C) La remanencia es la característica de los materiales magnéticos que les permite memorizar información.
- D) En los teclados, el código generado al pulsar las teclas, y que el controlador de teclado envía a la interfaz, es el código ASCII.
- E) En un monitor LCD de color, la formación del color se basa en usar tres haces que iluminan fósforos de color rojo verde y azul con distintas intensidades para formar toda la gama de colores.

A, y C

— Indica las ventajas y desventajas de un monitor CRT con respecto a un monitor LCD.

El monitor LCD ocupa un espacio mucho menor, consume menos energía y emite menos radiación. Sin embargo, a día de hoy el monitor LCD es más caro, tiene una calidad de imagen inferior, es más lento y tiene un ángulo de visión menor.